

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-173165

(43)Date of publication of application : 20.06.2003

(51)Int.Cl.

G09G 3/30

G09G 3/20

H05B 33/14

(21)Application number : 2002-268656

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 13.09.2002

(72)Inventor : AOKI YOSHIAKI

(30)Priority

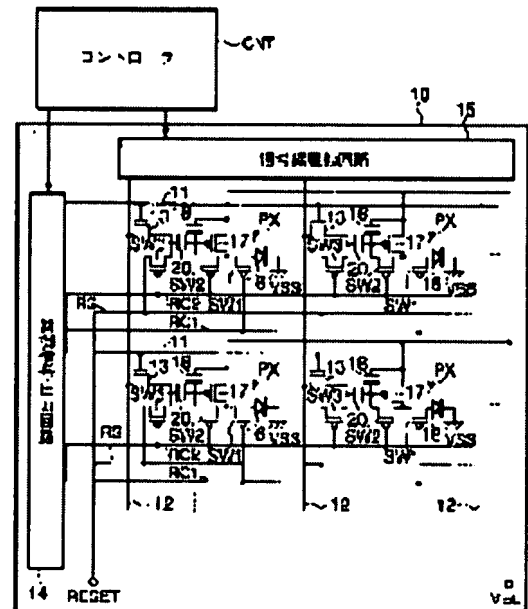
Priority number : 2001375010 Priority date : 29.09.2001 Priority country : JP

(54) DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To surely prevent display unevenness.

SOLUTION: The display device is provided with a plurality of display pixels PX, driving circuits 14, 15 for supplying video signals to drive these display pixels PX, a plurality of pixel switches 13 for fetching the video signals from the driving circuits 14, 15, and a plurality of reset switches SW3 for fetching reset signals from reset signal terminals RESET prior to a plurality of the pixel switches. Each display pixel includes a self-luminous element 16, a driving control element 17 connected in series with the self-luminous element 16 between power supply terminals VEL, VSS, a capacitance element 18 for holding the video signal fetched by the corresponding pixel switch 13 as a control voltage of the driving control element 17, a threshold value cancelling circuit 20 for initializing the control voltage of the driving control element 17 at the level equivalent to a threshold voltage peculiar to the driving control element 17 by using the reset signal fetched by the corresponding reset switch SW3, SW1, and SW2.



LEGAL STATUS

[Date of request for examination]

01.09.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Two or more display pixels which constitute the display screen, and the drive circuit which supplies the video signal which drives said two or more display pixels, Two or more pixel switches which incorporate the video signal from said drive circuit, respectively, It has two or more reset switches which precede with said two or more pixel switches, respectively, and incorporate the reset signal from a reset-signal terminal. The drive controlling element by which each of two or more of said display pixels is connected to said self-light emitting device between a self-light emitting device and the power supply terminal of a pair at a serial, The capacitive element which holds the video signal incorporated by the correspondence pixel switch as control voltage of said drive controlling element, And the display characterized by including the threshold cancellation circuit which initializes the control voltage of said drive controlling element using the reset signal incorporated by the correspondence reset switch on level equal to the threshold voltage of this drive controlling element proper.

[Claim 2] Said reset switch is a display according to claim 1 characterized by connecting with said reset-signal terminal through wiring for reset signals prepared in two or more display pixels at one rate.

[Claim 3] Said reset switch is a display according to claim 1 characterized by connecting so that one potential of the power supply terminal of said pair may be received as said reset signal.

[Claim 4] For said threshold cancellation circuit, said drive controlling element is a display according to claim 1 characterized by including the capacitor connected between the gates of the 1st switch connected with the drain of said thin film transistor for a drive between said self-light emitting devices, the 2nd switch connected between the drain of said thin film transistor for a drive, and the gate of said thin film transistor for a drive, said reset switch, and said thin film transistor for a drive including the thin film transistor for a drive.

[Claim 5] Said reset switch and said 2nd switch are a display according to claim 4 characterized by being the thin film transistor controlled by the common control signal.

[Claim 6] Said 1st switch is a display according to claim 5 characterized by being the thin film transistor controlled by the control signal independent of the control signal of said reset switch and said 2nd switch.

[Claim 7] Said two or more signal lines which supply a video signal, and two or more scanning lines which carry out an abbreviation rectangular cross with said two or more signal lines, are arranged, and supply a scan signal, Two or more pixel switches which answer a scan signal from the correspondence scanning line respectively, and incorporate a video signal from a correspondence signal line, Two or more display pixels containing the drive controlling element which is connected to said two or more pixel switches, respectively, and drives a display device and this display device respectively, Wiring for reset signals which supplies a reset signal independently of said two or more signal lines, The display characterized by having two or more reset switches which are respectively arranged between the drive controlling elements of said wiring for reset signals, and a correspondence display pixel, and control supply of said reset signal to said drive controlling element.

[Claim 8] Said wiring for reset signals is a display according to claim 7 characterized by being arranged in the shape of a grid.

[Claim 9] Said display device is a display according to claim 7 characterized by being a self-light emitting device.

[Claim 10] Said display pixel is a display according to claim 9 characterized by including the threshold cancellation circuit which sets up the control voltage of the capacitive element holding the control voltage of said drive controlling element, and said drive controlling element so that it may become equal to the threshold voltage of this drive controlling element proper corresponding to said display device.

[Claim 11] Control of said threshold cancellation circuit and a reset switch is a display according to claim 10

characterized by being made using the same wiring.

[Claim 12] Two or more signal lines arranged on a substrate, and two or more scanning lines arranged by carrying out an abbreviation rectangular cross with said signal line, The pixel switch which becomes by the thin film transistor by which the gate is connected to said scanning line and the source is connected to said signal line, Wiring for reset signals with which the display pixel connected to the drain of said pixel switch and said signal line are wired independently, The display characterized by having the reset switch which becomes by the thin film transistor by which the source is connected to said wiring for reset signals, and a drain is connected to the drain of said pixel switch.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the display with which especially each display pixel contains a self-light emitting device like for example, an organic electroluminescence (Electro Luminescence) component about the display arranged so that two or more display pixels may constitute the display screen.

[0002]

[Description of the Prior Art] In recent years, since an organic electroluminescence display has the description of a light weight, a thin shape, and high brightness, it is observed as a monitor display of portable information machines and equipment like a cellular phone. Since the display screen is constituted, a typical organic electroluminescence display is equipped with two or more display pixels arranged in the shape of a matrix. In this organic electroluminescence display, two or more scanning lines are arranged along with the line which is these display pixel, two or more signal lines are arranged in accordance with the train of these display pixel, and two or more pixel switches are arranged near the crossover location of these scanning lines and a signal line. Each display pixel has the organic EL device which is a self-light emitting device, the drive controlling element which consists of thin film transistors connected to this organic EL device between the power supply terminals of a pair at a serial, and a capacitive element holding the control voltage of a drive controlling element. Each pixel switch answers the scan signal supplied from the correspondence scanning line, flows, and is impressed to a drive controlling element by making into control voltage the video signal supplied from a correspondence signal line. A drive controlling element supplies the drive current according to this control voltage to an organic EL device.

[0003] By having the structure which pinched the luminous layer which is a thin film containing red, green, or a blue fluorescence organic compound to a cathode electrode and anode inter-electrode, pouring an electron and an electron hole into a luminous layer, and making these recombine, an organic EL device makes an exciton generate and emits light by the light emission produced at the time of deactivation of this exciton. An anode electrode is a transparent electrode which consists of ITO(s) etc., and a cathode electrode is a reflector which consists of metals, such as aluminum. By this configuration, an organic EL device can obtain about two 100 - 100000 cd/m brightness also with the applied voltage not more than 10V.

[0004] By the way, in this organic electroluminescence indicating equipment, it is easy to produce display nonuniformity by the variation in the threshold voltage V_{th} of a drive controlling element. In order to avoid the effect of such threshold voltage V_{th} conventionally, a threshold cancellation circuit is established in all display pixels. Each threshold cancellation circuit is constituted so that the control voltage of a drive controlling element may be initialized using the reset signal supplied in advance of a video signal from a signal-line drive circuit.

[0005]

[Problem(s) to be Solved by the Invention] However, whenever an above-mentioned signal-line drive circuit updates the video signal supplied to the display pixel of each line, it needs to supply a reset signal to all signal lines. Furthermore, when the number of pixels of an organic electroluminescence display increases for enlargement and highly-minute-izing, it becomes difficult for a signal-line drive circuit to make signal-line potential change to reset potential for a short time. When the control voltage of a drive controlling element was not completely initialized as this result, this might cause display nonuniformity.

[0006] The purpose of this invention is to offer the display which can prevent display nonuniformity certainly.

[0007]

[Means for Solving the Problem] The drive circuit which supplies the video signal which drives two or more display pixels which constitute the display screen, and said two or more display pixels according to this invention, Two or more pixel switches which incorporate the video signal from said drive circuit, respectively, It has two or more reset switches which precede with said two or more pixel switches, respectively, and incorporate the reset signal from a reset-signal terminal. The drive controlling element by which each of two or more of said display pixels is connected to said self-light emitting device between a self-light emitting device and the power supply terminal of a pair at a serial, The capacitive element which holds the video signal incorporated by the correspondence pixel switch as control voltage of said drive controlling element, And a display including the threshold cancellation circuit which initializes the control voltage of said drive controlling element using the reset signal incorporated by the correspondence reset switch on level equal to the threshold voltage of this drive controlling element proper is offered.

[0008] In this indicating equipment, a reset signal is supplied to a reset switch from a reset-signal terminal, and is incorporated by this reset switch. The reset-signal terminal is the same also about wiring to which it is not necessary to change from the potential of a reset signal, and this reset-signal terminal and reset switch are connected. For this reason, it is possible to incorporate a reset signal for a short time, without being influenced of the wiring capacity to which a reset switch is parasitic on wiring between a reset-signal terminal and a reset switch. That is, it is hard to become the situation which cannot initialize control voltage of a drive controlling element completely with lack of the signal transition time produced when wiring for video signals is used for supply of a reset signal. Therefore, even when wiring capacity increases, the display nonuniformity depending on the threshold voltage of a drive controlling element can be prevented certainly. Moreover, since there is a degree of freedom in a reset-signal terminal and the circuit pattern between each reset switch, it is possible to use the circuit pattern in consideration of the effect of a voltage drop depending on arrangement between reset switches.

[0009]

[Embodiment of the Invention] Hereafter, the organic electroluminescence display concerning the 1st operation gestalt of this invention is explained with reference to an accompanying drawing.

[0010] Drawing 1 shows the configuration of this organic electroluminescence display. An organic electroluminescence display is constituted by the controller CNT which controls an organic EL panel 10 and an organic EL panel 10.

[0011] Two or more display pixels PX by which an organic EL panel 10 is arranged in the shape of a matrix on light transmission nature insulating substrates, such as a glass plate Two or more pixel switches 13 arranged near the crossover location of two or more scanning lines 11 arranged along with the line of these display pixel PX, two or more signal lines 12 arranged in the direction which intersects perpendicularly with the line of these display pixel PX, these scanning lines 11, and a signal line 12, and two or more scanning lines 11 It has the control signal output circuit 14 which carries out a sequential drive, and the signal-line drive circuit 15 which drives two or more signal lines 12. Moreover, the wiring RS for reset signals with which a signal line 12 is wired independently is arranged in parallel with the scanning line 11. Each display pixel PX has the organic EL device 16 which is a self-light emitting device, the power supply terminal VEL of a pair, the drive controlling element 17 which is connected to this organic EL device 16 between VSS(s) at a serial, for example, consists of P channel thin film transistors, and the capacitive element 18 which holds the video signal incorporated by the pixel switch 13 as control voltage of the drive controlling element 17. Power supply terminals VEL and VSS are set as the potential of +10V, and the potential of 0V, respectively.

[0012] The pixel switch 13 is constituted by for example, the N channel thin film transistor, and when it drives with the scan signal supplied from the scanning line 11, it outputs the video signal V_{sig} ($= 0-4V$) supplied from a signal line 12. The drive controlling element 17 supplies the drive current I_d according to the video signal V_{sig} which is incorporated by the pixel switch 13 and impressed as control voltage to an organic EL device 16. By having the structure which pinched the luminous layer which is a thin film containing red, green, or a blue fluorescence organic compound to a cathode electrode and anode inter-electrode, pouring an electron and an electron hole into a luminous layer, and making these recombine, an organic EL device 16 makes an exciton generate, and emits light by the light emission produced at the time of deactivation of this exciton.

[0013] Controller CNT is formed on the printed circuit board arranged to the exterior of an organic EL panel 10, and controls the control signal output circuit 14 and the signal-line drive circuit 15. Controller CNT supplies a digital video signal to the signal-line drive circuit 15 synchronizing with a horizontal and vertical-scanning

timing while it generates the vertical-scanning control signal which controls reception and vertical-scanning timing for the digital video signal and synchronizing signal which are supplied from the outside, and the horizontal scanning control signal which controls horizontal scanning timing based on a synchronizing signal and supplies these vertical-scannings control signal and a horizontal scanning control signal to the control signal output circuit 14 and the signal-line drive circuit 15, respectively.

[0014] The video signal acquired one by one in each horizontal scanning period by control of a horizontal scanning control signal is changed into analog format, and the signal-line drive circuit 15 supplies it to two or more signal lines 12 in juxtaposition. The control signal output circuit 14 supplies a scan signal to two or more scanning lines 11 one by one in each frame period by control of a vertical-scanning control signal. That is, each scanning line is driven with a scan signal in a mutually different 1 horizontal-scanning period (1H). Only the predetermined period of the 1 horizontal-scanning periods (image write-in period) flows through the pixel switch 13 of each line with the scan signal supplied from the correspondence scanning line 11, and it is un-flowing until a scan signal is again supplied in an one-frame period. The drive controlling element 17 for one line supplies the drive current I_d corresponding to the video signal V_{sig} supplied by the flow of these pixel switch 13 from two or more signal lines 12 to an organic EL device 16, respectively. This video signal V_{sig} is updated by every [which is the updating period of a video signal] one-frame period (1F).

[0015] Drawing 2 shows the equal circuit of the display pixel PX. In addition to an organic EL device 16, the drive controlling element 17, and a capacitive element 18, each display pixel PX is equipped with a threshold cancellation circuit. This threshold cancellation circuit consists of the capacitor 20 connected between the gate-sources of the drive controlling element 17, the 1st switch SW1 outputted to an organic EL device 16 by making the drain current of the drive controlling element 17 into the drive current I_d , the 2nd switch SW2 which resets the potential difference between the gate drains of the drive controlling element 17 to zero, and a reset switch SW3 which incorporates reset-signal V_{rst} (=8V) from the reset-signal terminal RESET.

[0016] Since the control voltage of the drive controlling element 17 is initialized on level equal to the threshold voltage V_{th} of this drive controlling element 17, these switches SW1-SW3 are turned on and off by the relation shown in drawing 3 by control of the reset control signals RC1 and RC2.

[0017] When these switches SW1-SW3 are explained in detail, it connects between the gate of the drive controlling element 17, and a drain, for example, the 2nd switch SW2 consists of P channel thin film transistors. It connects between the drain of the drive controlling element 17, and an organic EL device 16, for example, the 1st switch SW1 consists of P channel thin film transistors. It connects between the node between the pixel switch 13 and a capacitor 20, and the reset-signal terminal RESET, for example, a reset switch SW3 is constituted by the P channel thin film transistor. The thin film transistor of a reset switch SW3 contains the drain connected to the drain of the source connected to the wiring RS for reset signals, and the pixel switch 13. The 1st switch SW1 is controlled by the reset control signal RC 1 generated in the control signal output circuit 14, and the 2nd switch SW2 and a reset switch SW3 are controlled by the reset control signal RC 2 generated in the control signal output circuit 14.

[0018] And such a configuration enables it to supply a reset signal to each display pixel for every line.

[0019] A reset period sets the electrical potential difference between the gate-sources of the drive controlling element 17 as the beginning of each horizontal scanning period so that it may become larger than threshold voltage V_{th} , and the pixel switch 13 is in the condition of OFF, and it makes an ON state the 1st switch SW1, the 2nd switch SW2, and a reset switch SW3. The potential of Node A rises by reset-signal V_{rst} from a reset switch SW3, and the potential of Nodes B and C falls according to the discharge current which flows through the 2nd switch SW2.

[0020] In the continuing threshold V_{th} variation cancellation period, the pixel switch 13 is in the condition which maintained the OFF state, and the 1st switch SW1 is further set as an OFF state. This goes up on level equal to the threshold voltage V_{th} of the drive controlling element 17 according to the charging current to which the potential of Node B flows through the 2nd switch SW2. On the other hand, a reset electrical potential difference is held at the node A side of a capacitor.

[0021] In a video-signal write-in period, the pixel switch 13 is made into an ON state, and the 1st switch SW1, the 2nd switch SW2, and a reset switch SW3 are made into an OFF state. Thereby, if a video signal V_{sig} is supplied from the pixel switch 13 instead of reset-signal V_{rst} from a reset switch SW3, the potential of Node B will serve as level which applied threshold voltage V_{th} to the video signal V_{sig} .

[0022] In a video-signal display period, the 1st switch SW1 is made into an ON state, and the pixel switch 13,

the 2nd switch SW2, and a reset switch SW3 are made into an OFF state. Thereby, the drive current I_d is supplied to an organic EL device 16 through the 1st switch SW1. Even if the drive current I_d will be determined by the potential difference of reset-signal V_{rst} and a video signal V_{sig} and variation is in the threshold voltage V_{th} of the drive controlling element 17, it can control fluctuation of the drive current I_d . In addition, in this operation gestalt, although what performs variation amendment of threshold voltage as property amendment of the drive controlling element 17 was explained, it is not limited to this. Moreover, the configuration of a threshold cancellation circuit can also be chosen suitably.

[0023] In the organic electroluminescence indicating equipment of this operation gestalt, two or more reset switches SW3 are connected to the reset-signal terminal RESET through two or more wiring RS for reset signals arranged along with the line of two or more display pixels PX. Reset-signal V_{rst} is supplied to a reset switch SW3 from the reset-signal terminal RESET, and is incorporated by this reset switch SW3. Since it is supplied with the wiring RS for reset signals which is another exclusive wiring, the signal line 12 whose reset-signal V_{rst} is wiring for video-signal V_{sig} can incorporate a reset signal for a short time, without being influenced of the wiring capacity to which a reset switch SW3 is parasitic on the wiring RS for reset signals. That is, it is hard to become the situation which cannot initialize control voltage of the drive controlling element 17 completely with lack of the signal transition time produced when the signal line 12 which supplies a video signal V_{sig} is used for supply of reset-signal V_{rst} , and the property amendment period of the drive controlling element 17 can fully be secured. Therefore, even when wiring capacity increases, the display nonuniformity depending on the threshold voltage V_{th} of the drive controlling element 17 can be prevented certainly.

[0024] Drawing 4 shows the configuration of the organic electroluminescence display concerning the 2nd operation gestalt of this invention. This organic electroluminescence display is the same as the organic electroluminescence display shown in drawing 1 except for having communalized wiring the reset control signal RC 1 and for RC2 about the display pixel PX of a multi-line in the reset-signal V_{rst} list. For this reason, a part is similarly expressed with the same reference mark, and that explanation is omitted.

[0025] It is supplied through wiring arranged, respectively so that the reset control signals RC1 and RC2 may specifically be parallel to the scanning line 11 between odd number and the display pixel PX of even lines in a reset-signal V_{rst} list, as shown in drawing 4. In this case, since the wiring field needed in order to supply reset-signal V_{rst} and the reset control signals RC1 and RC2 can be reduced, enlargement and highly-minute-izing of a display become easy.

[0026] Drawing 5 shows the configuration of the organic electroluminescence display concerning the 3rd operation gestalt of this invention. This organic electroluminescence display is the same as the organic electroluminescence display shown in drawing 1 except for having simplified the wiring RS for reset signals. For this reason, a part is similarly expressed with the same reference mark, and that explanation is omitted.

[0027] As shown in drawing 5, the source of a reset switch SW3 is specifically connected to the power-source wiring VEL through the wiring RS for reset signals, and the supply voltage VEL from this wiring RS is incorporated as reset-signal V_{rst} . Although this configuration needs to have the maximum of a video signal V_{sig} almost equal to supply voltage VEL, it is possible to reduce the wiring field for the wiring RS for reset signals.

[0028] Drawing 6 shows the configuration of the organic electroluminescence display concerning the 4th operation gestalt of this invention. This organic electroluminescence display is the same as the organic electroluminescence display shown in drawing 1 except for being arranged in parallel with each signal line 12 as two or more wiring RS for reset signals shows drawing 6. For this reason, a part is similarly expressed with the same reference mark, and that explanation is omitted.

[0029] Specifically, two or more reset switches SW3 are connected to the reset-signal terminal RESET through two or more wiring RS for reset signals arranged in parallel with the direction of a train of two or more display pixels PX. With such a configuration, it can divide in several of the wiring minutes, without being able to use the wiring RS for reset signals of two or more for supply of reset-signal V_{rst} at the time of amendment actuation, and concentrating supply of reset-signal V_{rst} on 1 reset wiring. And generating of the voltage drop within wiring for reset signals can be controlled, and the homogeneity display of a screen is attained. If it explains in detail, the voltage drop by the wiring RS for these reset signals can be divided in several reset signal-line minutes, it can improve rather than the case of the organic electroluminescence display which shows the cross talk generated between the display pixels PX for one line depending on this voltage drop to drawing 1, and a uniform image can be displayed on the display screen.

[0030] Drawing 7 shows the configuration of the organic electroluminescence display concerning the 5th operation gestalt of this invention. This organic electroluminescence display is the same as the organic electroluminescence display shown in drawing 1 except for being arranged in the shape of a grid as two or more wiring RS for reset signals shows drawing 7 . For this reason, a part is similarly expressed with the same reference mark, and that explanation is omitted.

[0031] Specifically, two or more reset switches SW3 are connected to the reset-signal terminal RESET through two or more wiring RS for reset signals which is arranged in accordance with two or more lines and trains of the display pixel PX, and is mutually connected in a crossover location. With such a configuration, since wiring which has arranged reset-signal Vrst supply in the shape of a grid in the screen performs in addition to the same effectiveness as the 4th operation gestalt, a voltage drop can be suppressed to min. Therefore, even if the variation in the voltage drop produced between the wiring RS for these reset signals is reduced further and a voltage drop occurs, it can control being checked by looking as a cross talk and a still more uniform image can be displayed on the display screen.

[0032] As explained above, even if it faces compaction of the horizontal scanning period by the load increase by enlargement, or highly-minute-izing by performing video-signal supply to a display pixel, and reset-signal supply with another wiring which became independent, respectively, it becomes possible to secure sufficient amendment period. Furthermore, a voltage drop can be controlled by supplying a reset signal to two or more display pixels which perform amendment actuation to coincidence from wiring of two or more, and the homogeneity display of a screen is attained.

[0033] In addition, this invention is variously deformable in the range which is not limited to an above-mentioned operation gestalt and does not deviate from the summary.

[0034] For example, although the reset switch SW3 consisted of P channel thin film transistors, it can be changed into switching devices, such as an N channel thin film transistor or the transfer gate, for example, and can also control this switching device by the reset control signal of reversed polarity in the reset control signal RC 2.

[0035] moreover -- although the wiring RS for reset signals was formed for every display pixel PX of two lines in each operation gestalt -- the display pixel PX of three or more lines -- receiving -- one -- it comes out comparatively and you may be prepared, and it is suitably set up so that period luminescence of the request may be carried out.

[0036] Moreover, although the 2nd switch SW2 and a reset switch SW3 explained the case where it controlled by the common reset control signal RC 2, they may be controlled by the above-mentioned operation gestalt using the reset control signal of another output, respectively. Thus, by controlling, actuation is stabilized further and it becomes possible to raise display grace.

[0037] Moreover, although the above-mentioned operation gestalt explained the case where digital to analog of a video signal was performed in the signal-line drive circuit formed on the glass substrate, this analogue conversion may be performed in the glass substrate exterior, and a signal-line drive circuit may supply an analog video signal to the signal line which corresponds by time sharing.

[0038] Furthermore, although the organic EL device 16 was used with the above-mentioned operation gestalt, this invention is not limited to this but can be applied also to various light emitting devices in which self-luminescence is possible.

[0039]

[Effect of the Invention] According to this invention, the display which can prevent display nonuniformity certainly can be offered.

[Translation done.]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the circuit diagram showing the configuration of the organic electroluminescence display concerning 1 operation gestalt of this invention.

[Drawing 2] It is drawing showing the equal circuit of the display pixel shown in drawing 1 .

[Drawing 3] It is drawing for explaining actuation of the display pixel shown in drawing 2 .

[Drawing 4] It is the circuit diagram showing the configuration of the organic electroluminescence display concerning the 2nd operation gestalt of this invention.

[Drawing 5] It is the circuit diagram showing the configuration of the organic electroluminescence display concerning the 3rd operation gestalt of this invention.

[Drawing 6] It is the circuit diagram showing the configuration of the organic electroluminescence display concerning the 4th operation gestalt of this invention.

[Drawing 7] It is the circuit diagram showing the configuration of the organic electroluminescence display concerning the 5th operation gestalt of this invention.

[Description of Notations]

13 -- Pixel switch

14 -- Control signal output circuit

15 -- Signal-line drive circuit

16 -- Organic EL device

17 -- Drive controlling element

18 -- Capacitor

SW1 -- The 1st switch

SW2 -- The 2nd switch

SW3 -- Reset switch

CNT -- Controller

PX -- Display pixel

RS -- Wiring for reset signals

VEL, VSS -- Power supply terminal

RESET -- Reset-signal terminal

[Translation done.]

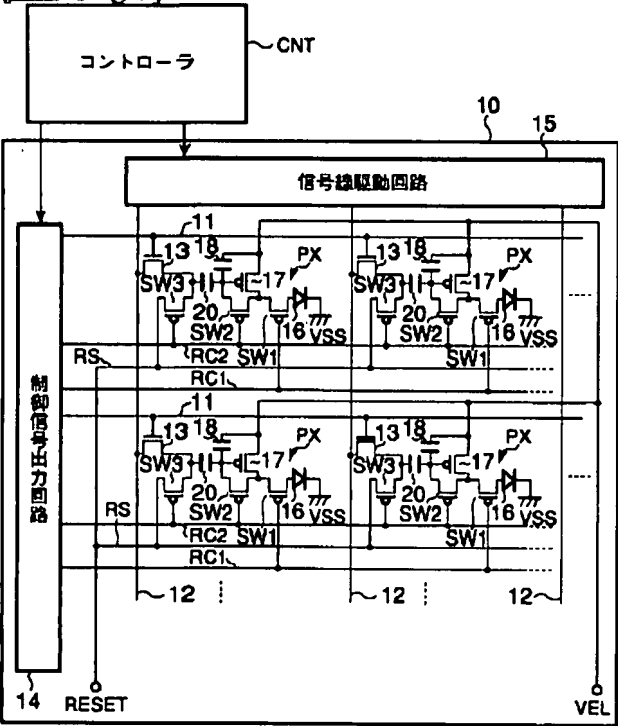
* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

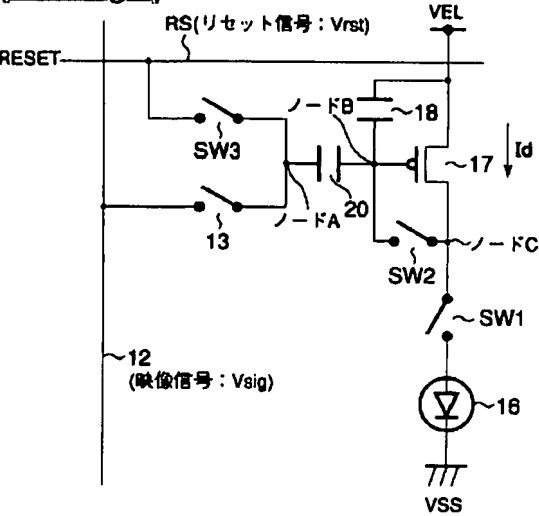
- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DRAWINGS

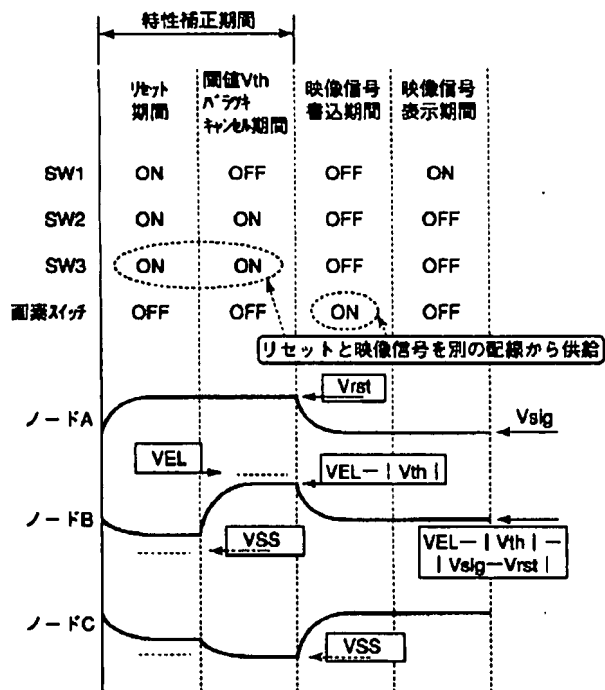
[Drawing 1]



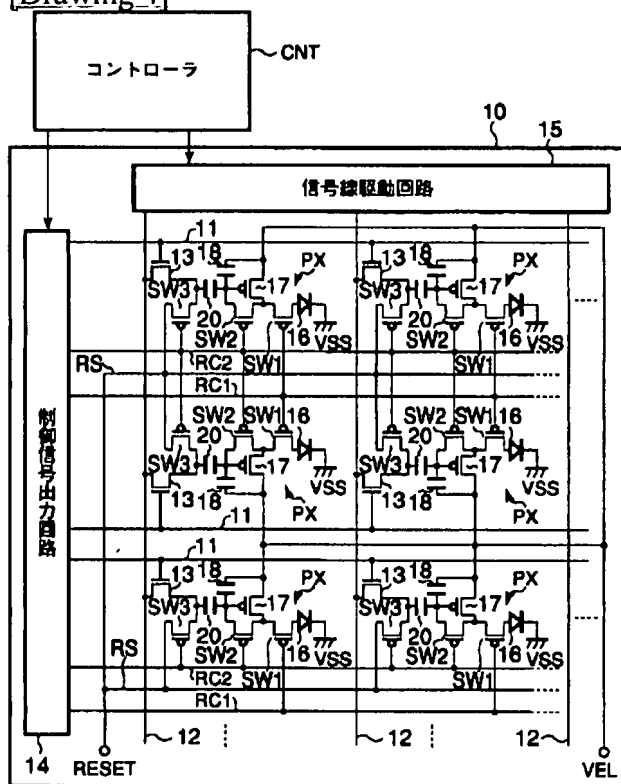
[Drawing 2]



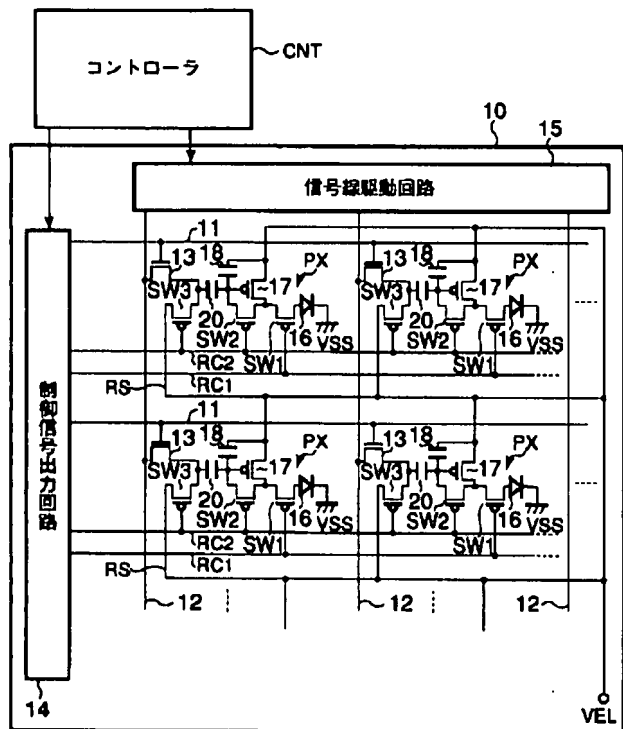
[Drawing 3]



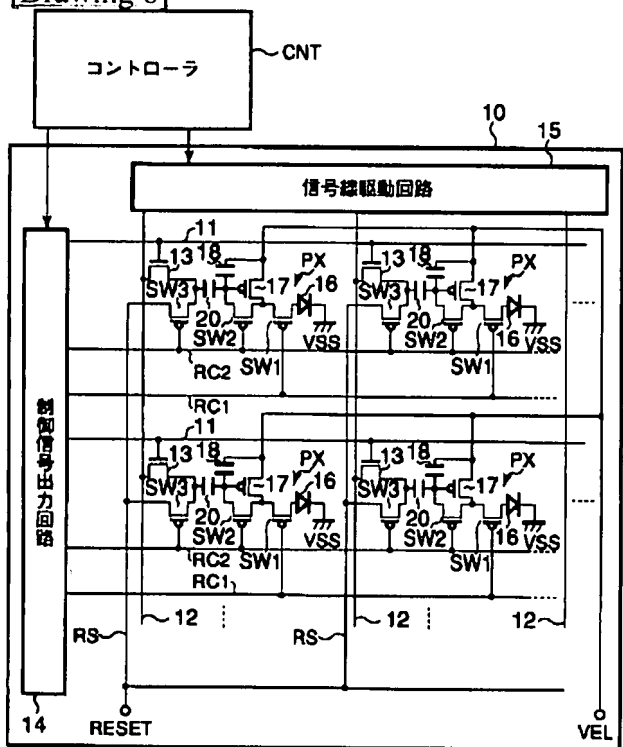
[Drawing 4]



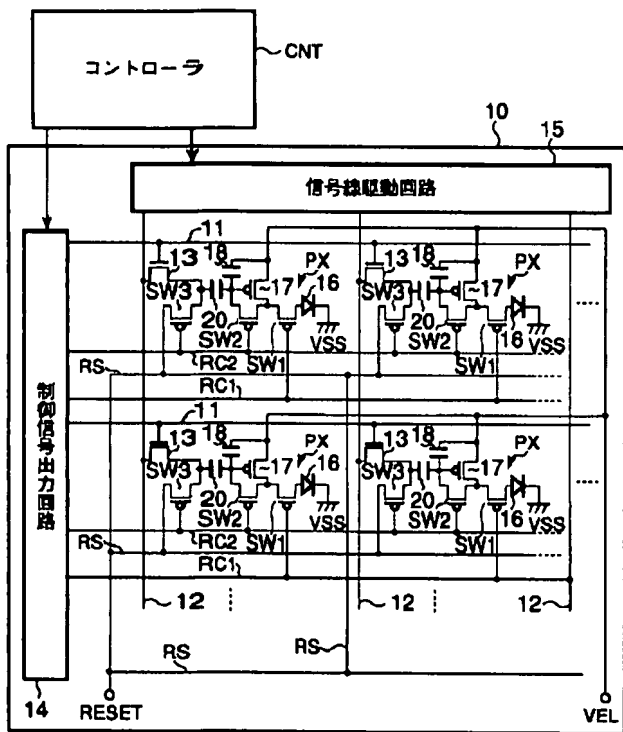
[Drawing 5]



[Drawing 6]



[Drawing 7]



[Translation done.]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-173165

(P2003-173165A)

(43)公開日 平成15年6月20日(2003.6.20)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
G 0 9 G 3/30		G 0 9 G 3/30	J 3 K 0 0 7
			K 5 C 0 8 0
3/20	6 1 1	3/20	6 1 1 J
	6 2 1		6 2 1 M
	6 2 4		6 2 4 B

審査請求 未請求 請求項の数12 O L (全 8 頁) 最終頁に続く

(21)出願番号 特願2002-268656(P2002-268656)
(22)出願日 平成14年9月13日(2002.9.13)
(31)優先権主張番号 特願2001-375010(P2001-375010)
(32)優先日 平成13年9月29日(2001.9.29)
(33)優先権主張国 日本(J P)

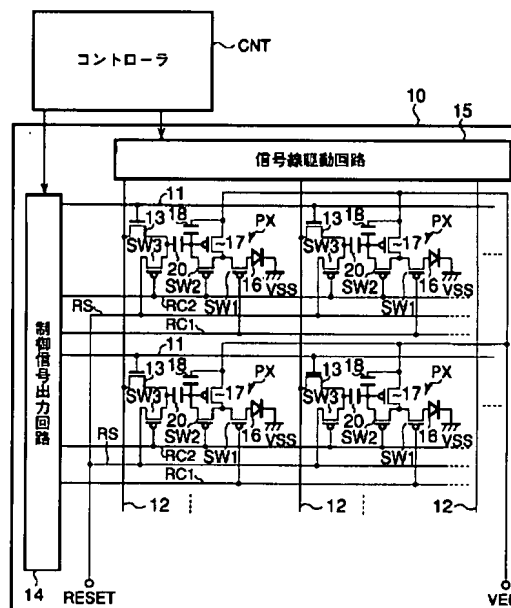
(71)出願人 000003078
株式会社東芝
東京都港区芝浦一丁目1番1号
(72)発明者 青木 良朗
埼玉県深谷市幡羅町一丁目9番地2 株式
会社東芝深谷工場内
(74)代理人 100058479
弁理士 鈴江 武彦 (外6名)
Fターム(参考) 3K007 AB17 DB03 GA00
5C080 AA06 BB05 DD05 DD08 EE28
FF11 JJ02 JJ03 JJ04

(54)【発明の名称】 表示装置

(57)【要約】

【課題】表示ムラを確実に防止する。

【解決手段】表示装置は複数の表示画素P Xと、これら表示画素P Xを駆動する映像信号を供給する駆動回路1 4、1 5と、駆動回路1 4、1 5からの映像信号を取り込む複数の画素スイッチ1 3と、前記複数の画素スイッチに先行してリセット信号端子R E S E Tからのリセット信号を取り込む複数のリセットスイッチS W 3とを備える。各表示画素P Xは自己発光素子1 6、電源端子V E L、V S S間において自己発光素子1 6に直列に接続される駆動制御素子1 7、対応画素スイッチ1 3で取り込まれた映像信号を駆動制御素子1 7の制御電圧として保持する容量素子1 8、対応リセットスイッチS W 3で取り込まれたリセット信号を用いて駆動制御素子1 7の制御電圧を駆動制御素子1 7固有の閾値電圧に等しいレベルに初期化する閾値キャンセル回路2 0、S W 1、S W 2を含む。



【特許請求の範囲】

【請求項 1】 表示画面を構成する複数の表示画素と、前記複数の表示画素を駆動する映像信号を供給する駆動回路と、前記駆動回路からの映像信号をそれぞれ取り込む複数の画素スイッチと、前記複数の画素スイッチにそれぞれ先行してリセット信号端子からのリセット信号を取り込む複数のリセットスイッチとを備え、前記複数の表示画素の各々は自己発光素子、一対の電源端子間において前記自己発光素子に直列に接続される駆動制御素子、対応画素スイッチによって取り込まれた映像信号を前記駆動制御素子の制御電圧として保持する容量素子、および対応リセットスイッチによって取り込まれたリセット信号を用いて前記駆動制御素子の制御電圧をこの駆動制御素子固有のスレッシュホールド電圧に等しいレベルに初期化する閾値キャンセル回路を含むことを特徴とする表示装置。

【請求項 2】 前記リセットスイッチは複数の表示画素に 1 本の割合で設けられるリセット信号用配線を介して前記リセット信号端子に接続されることを特徴とする請求項 1 に記載の表示装置。

【請求項 3】 前記リセットスイッチは前記リセット信号として前記一対の電源端子の一方の電位を受け取るように接続されることを特徴とする請求項 1 に記載の表示装置。

【請求項 4】 前記駆動制御素子は駆動用薄膜トランジスタを含み、前記閾値キャンセル回路は前記駆動用薄膜トランジスタのドレインと前記自己発光素子間に接続される第 1 スイッチ、前記駆動用薄膜トランジスタのドレインと前記駆動用薄膜トランジスタのゲート間に接続される第 2 スイッチ、および前記リセットスイッチおよび前記駆動用薄膜トランジスタのゲート間に接続されるキャパシタを含むことを特徴とする請求項 1 に記載の表示装置。

【請求項 5】 前記リセットスイッチおよび前記第 2 スイッチは共通な制御信号により制御される薄膜トランジスタであることを特徴とする請求項 4 に記載の表示装置。

【請求項 6】 前記第 1 スイッチは前記リセットスイッチおよび前記第 2 スイッチの制御信号とは独立な制御信号により制御される薄膜トランジスタであることを特徴とする請求項 5 に記載の表示装置。

【請求項 7】 映像信号を供給する前記複数の信号線と、前記複数の信号線と略直交して配置され走査信号を供給する複数の走査線と、各々対応走査線からの走査信号にตอบสนองして対応信号線から映像信号を取り込む複数の画素スイッチと、前記複数の画素スイッチにそれぞれ接続され各々表示素子およびこの表示素子を駆動する駆動制御素子とを含む複数の表示画素と、前記複数の信号線から独立してリセット信号を供給するリセット信号用配線と、各々前記リセット信号用配線および対応表示画素の

駆動制御素子間に配置され前記駆動制御素子への前記リセット信号の供給を制御する複数のリセットスイッチとを備えることを特徴とする表示装置。

【請求項 8】 前記リセット信号用配線は格子状に配置されることを特徴とする請求項 7 に記載の表示装置。

【請求項 9】 前記表示素子は自己発光素子であることを特徴とする請求項 7 に記載の表示装置。

【請求項 10】 前記表示画素は前記表示素子に対応して、前記駆動制御素子の制御電圧を保持する容量素子、前記駆動制御素子の制御電圧をこの駆動制御素子固有のスレッシュホールド電圧に等しくなるよう設定する閾値キャンセル回路を含むことを特徴とする請求項 9 に記載の表示装置。

【請求項 11】 前記閾値キャンセル回路およびリセットスイッチの制御は同一配線を用いてなされることを特徴とする請求項 10 に記載の表示装置。

【請求項 12】 基板上に配置される複数の信号線と、前記信号線と略直交して配置される複数の走査線と、ゲートが前記走査線、ソースが前記信号線に接続される薄膜トランジスタでなる画素スイッチと、前記画素スイッチのドレインに接続される表示画素と、前記信号線とは別に配線されるリセット信号用配線と、ソースが前記リセット信号用配線、ドレインが前記画素スイッチのドレインに接続される薄膜トランジスタでなるリセットスイッチとを備えることを特徴とする表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数の表示画素が表示画面を構成するように配置される表示装置に関し、特に各表示画素が例えば有機 E L (Electro Luminescence) 素子のような自己発光素子を含む表示装置に関する。

【0002】

【従来の技術】近年では、有機 E L 表示装置が軽量、薄型、高輝度という特徴を持つことから携帯電話のような携帯用情報機器のモニタディスプレイとして注目されている。典型的な有機 E L 表示装置は、表示画面を構成するためにマトリクス状に配列される複数の表示画素を備える。この有機 E L 表示装置では、複数の走査線がこれら表示画素の行に沿って配置され、複数の信号線がこれら表示画素の列に沿って配置され、複数の画素スイッチがこれら走査線および信号線の交差位置近傍に配置される。各表示画素は自己発光素子である有機 E L 素子、一対の電源端子間でこの有機 E L 素子に直列に接続される薄膜トランジスタで構成される駆動制御素子、および駆動制御素子の制御電圧を保持する容量素子を有する。各画素スイッチは対応走査線から供給される走査信号にตอบสนองして導通し、対応信号線から供給される映像信号を制御電圧として駆動制御素子に印加する。駆動制御素子はこの制御電圧に応じた駆動電流を有機 E L 素子に供給する。

【0003】有機EL素子は赤、緑、または青の蛍光性有機化合物を含む薄膜である発光層をカソード電極およびアノード電極間に挟持した構造を有し、発光層に電子および正孔を注入しこれらを再結合させることにより励起子を生成させ、この励起子の失活時に生じる光放出により発光する。アノード電極はITO等で構成される透明電極であり、カソード電極はアルミニウム等の金属で構成される反射電極である。この構成により、有機EL素子は10V以下の印加電圧でも100～100000cd/m²程度の輝度を得ることができる。

【0004】ところで、この有機EL表示装置では、表示ムラが駆動制御素子のスレッシュホールド電圧V_{th}のパラツキによって生じ易い。従来、このようなスレッシュホールド電圧V_{th}の影響を回避するため、例えば閾値キャンセル回路が全表示画素に設けられる。各閾値キャンセル回路は信号線駆動回路から映像信号に先だって供給されるリセット信号を用いて駆動制御素子の制御電圧を初期化するように構成される。

【0005】

【発明が解決しようとする課題】しかし、上述の信号線駆動回路は各行の表示画素に供給される映像信号を更新する毎に全信号線にリセット信号を供給する必要がある。さらに、有機EL表示装置の画素数が大型化および高精細化のために増大した場合には、信号線駆動回路が信号線電位を短時間にリセット電位に遷移させることが困難となる。駆動制御素子の制御電圧がこの結果として完全に初期化されないと、これが表示ムラの原因となることがあった。

【0006】本発明の目的は、表示ムラを確実に防止できる表示装置を提供することにある。

【0007】

【課題を解決するための手段】本発明によれば、表示画面を構成する複数の表示画素と、前記複数の表示画素を駆動する映像信号を供給する駆動回路と、前記駆動回路からの映像信号をそれぞれ取り込む複数の画素スイッチと、前記複数の画素スイッチにそれぞれ先行してリセット信号端子からのリセット信号を取り込む複数のリセットスイッチとを備え、前記複数の表示画素の各々は自己発光素子、一対の電源端子間において前記自己発光素子に直列に接続される駆動制御素子、対応画素スイッチによって取り込まれた映像信号を前記駆動制御素子の制御電圧として保持する容量素子、および対応リセットスイッチによって取り込まれたリセット信号を用いて前記駆動制御素子の制御電圧をこの駆動制御素子固有のスレッシュホールド電圧に等しいレベルに初期化する閾値キャンセル回路を含む表示装置が提供される。

【0008】この表示装置では、リセット信号はリセット信号端子からリセットスイッチに供給され、このリセットスイッチにより取り込まれる。リセット信号端子はリセット信号の電位から変化する必要がなく、このリセ

ット信号端子とリセットスイッチとを結ぶ配線についても同様である。このため、リセットスイッチがリセット信号端子およびリセットスイッチ間の配線に寄生する配線容量の影響を受けずに短時間でリセット信号を取り込むことが可能である。すなわち、リセット信号の供給に映像信号用配線を用いた場合に生じる信号遷移時間の不足によって駆動制御素子の制御電圧を完全に初期化できないような状況になりにくい。従って、配線容量が増大した場合でも駆動制御素子のスレッシュホールド電圧に依存した表示ムラを確実に防止できる。また、リセット信号端子および各リセットスイッチ間の配線パターンには自由度があるため、リセットスイッチ相互の配置に依存した電圧降下の影響を考慮した配線パターンを用いることが可能である。

【0009】

【発明の実施の形態】以下、本発明の第1実施形態に係る有機EL表示装置について添付図面を参照して説明する。

【0010】図1はこの有機EL表示装置の構成を示す。有機EL表示装置は有機ELパネル10および有機ELパネル10を制御するコントローラCNTにより構成される。

【0011】有機ELパネル10は、ガラス板等の光透過性絶縁基板上にマトリクス状に配置される複数の表示画素PX、これら表示画素PXの行に沿って配置される複数の走査線11、これら表示画素PXの行に直交する方向に配置される複数の信号線12、これら走査線11および信号線12の交差位置近傍に配置される複数の画素スイッチ13、複数の走査線11を順次駆動する制御信号出力回路14、および複数の信号線12を駆動する信号線駆動回路15を備える。また、走査線11と平行に信号線12とは独立に配線されるリセット信号用配線RSが配置される。各表示画素PXは自己発光素子である有機EL素子16、一対の電源端子VEL、VSS間でこの有機EL素子16に直列に接続され例えばPチャネル薄膜トランジスタで構成される駆動制御素子17、および画素スイッチ13により取込まれた映像信号を駆動制御素子17の制御電圧として保持する容量素子18を有する。電源端子VELおよびVSSは例えば+10Vの電位および0Vの電位にそれぞれ設定される。

【0012】画素スイッチ13は例えばNチャネル薄膜トランジスタにより構成され、走査線11から供給される走査信号により駆動されたときに信号線12から供給される映像信号Vsig(=0～4V)を出力する。駆動制御素子17は画素スイッチ13によって取り込まれた制御電圧として印加される映像信号Vsigに応じた駆動電流Idを有機EL素子16に供給する。有機EL素子16は赤、緑、または青の蛍光性有機化合物を含む薄膜である発光層をカソード電極およびアノード電極間に挟持した構造を有し、発光層に電子および正孔を注入しこれら

を再結合させることにより励起子を生成させ、この励起子の失活時に生じる光放出により発光する。

【0013】コントローラCNTは有機ELパネル10の外部に配置されるプリント基板上に形成され、制御信号出力回路14および信号線駆動回路15を制御する。コントローラCNTは外部から供給されるデジタル映像信号および同期信号を受け取り、垂直走査タイミングを制御する垂直走査制御信号、および水平走査タイミングを制御する水平走査制御信号を同期信号に基づいて発生し、これら垂直走査制御信号および水平走査制御信号をそれぞれ制御信号出力回路14および信号線駆動回路15に供給すると共に、水平および垂直走査タイミングに同期してデジタル映像信号を信号線駆動回路15に供給する。

【0014】信号線駆動回路15は水平走査制御信号の制御により各水平走査期間において順次得られる映像信号をアナログ形式に変換し複数の信号線12に並列的に供給する。制御信号出力回路14は垂直走査制御信号の制御により各フレーム期間において順次複数の走査線11に走査信号を供給する。すなわち、各走査線は互いに異なる1水平走査期間(1H)において走査信号により駆動される。各行の画素スイッチ13は対応走査線11から供給される走査信号により1水平走査期間のうちの所定期間(映像蓄込期間)だけ導通し、走査信号が再び1フレーム期間後に供給されるまで非導通となる。1行分の駆動制御素子17はこれら画素スイッチ13の導通により複数の信号線12から供給される映像信号Vsigに対応した駆動電流Idを有機EL素子16にそれぞれ供給する。この映像信号Vsigは映像信号の更新周期である1フレーム期間(1F)毎に更新される。

【0015】図2は表示画素PXの等価回路を示す。各表示画素PXは、有機EL素子16、駆動制御素子17、容量素子18に加えて閾値キャンセル回路を備える。この閾値キャンセル回路は、駆動制御素子17のゲートソース間に接続されるキャパシタ20、駆動制御素子17のドレイン電流を駆動電流Idとして有機EL素子16に出力する第1スイッチSW1と、駆動制御素子17のゲート・ドレイン間の電位差をゼロにリセットする第2スイッチSW2と、リセット信号端子RESETからのリセット信号Vrst(=8V)を取り込むリセットスイッチSW3とから構成される。

【0016】これらスイッチSW1~SW3は駆動制御素子17の制御電圧をこの駆動制御素子17のスレッシュホールド電圧Vthに等しいレベルに初期化するためにリセット制御信号RC1およびRC2の制御により図3に示す関係でオンオフされる。

【0017】これらスイッチSW1~SW3について詳しく説明すると、第2スイッチSW2は駆動制御素子17のゲートおよびドレイン間に接続され、例えばPチャネル薄膜トランジスタで構成される。第1スイッチSW

1は駆動制御素子17のドレインと有機EL素子16との間に接続され、例えばPチャネル薄膜トランジスタで構成される。リセットスイッチSW3は画素スイッチ13およびキャパシタ20間のノードとリセット信号端子RESETとの間に接続され、例えばPチャネル薄膜トランジスタにより構成される。リセットスイッチSW3の薄膜トランジスタは、リセット信号用配線RSに接続されるソースおよび画素スイッチ13のドレインに接続されるドレインを含む。第1スイッチSW1は制御信号出力回路14で発生されるリセット制御信号RC1により制御され、第2スイッチSW2およびリセットスイッチSW3は制御信号出力回路14で発生されるリセット制御信号RC2により制御される。

【0018】そしてこのような構成により、行毎にリセット信号を各表示画素に供給することが可能となる。

【0019】リセット期間は、各水平走査期間の最初に駆動制御素子17のゲートソース間電圧を閾値電圧Vthより大きくなるよう設定するもので、画素スイッチ13がOFFの状態で、第1スイッチSW1、第2スイッチSW2、およびリセットスイッチSW3をオン状態とする。ノードAの電位はリセットスイッチSW3からのリセット信号Vrstにより上昇し、ノードBおよびCの電位は第2スイッチSW2を介して流れる放電電流により低下する。

【0020】続く閾値Vthバラツキキャンセル期間では、画素スイッチ13がオフ状態を維持した状態で、さらに第1スイッチSW1をオフ状態に設定する。これにより、ノードBの電位が第2スイッチSW2を介して流れる充電電流により駆動制御素子17のスレッシュホールド電圧Vthに等しいレベルに上昇する。一方、キャパシタのノードA側には、リセット電圧が保持される。

【0021】映像信号蓄込期間では、画素スイッチ13がオン状態にされ、第1スイッチSW1、第2スイッチSW2およびリセットスイッチSW3がオフ状態にされる。これにより、映像信号VsigがリセットスイッチSW3からのリセット信号Vrstに代わって画素スイッチ13から供給されると、ノードBの電位がスレッシュホールド電圧Vthを映像信号Vsigに加えたレベルとなる。

【0022】映像信号表示期間では、第1スイッチSW1がオン状態にされ、画素スイッチ13、第2スイッチSW2およびリセットスイッチSW3がオフ状態にされる。これにより、駆動電流Idが第1スイッチSW1を介して有機EL素子16に供給される。駆動電流Idはリセット信号Vrstと映像信号Vsigとの電位差により決定されることになり、駆動制御素子17のスレッシュホールド電圧Vthにバラツキがあっても、駆動電流Idの変動を抑制できる。尚、本実施形態においては、駆動制御素子17の特性補正としてスレッシュホールド電圧のバラツキ補正を行うものについて説明したが、これに限定されない。また、閾値キャンセル回路の構成も適宜選択でき

る。

【0023】本実施形態の有機EL表示装置では、複数のリセットスイッチSW3が複数の表示画素PXの行に沿って配置される複数のリセット信号用配線RSを介してリセット信号端子RESETに接続される。リセット信号Vrstはリセット信号端子RESETからリセットスイッチSW3に供給され、このリセットスイッチSW3により取り込まれる。リセット信号Vrstが映像信号Vsig用配線である信号線12とは別の専用配線であるリセット信号用配線RSにより供給されるため、リセットスイッチSW3がリセット信号用配線RSに寄生する配線容量の影響を受けずに短時間でリセット信号を取り込むことが可能である。すなわち、リセット信号Vrstの供給に映像信号Vsigを供給する信号線12を用いた場合に生じる信号遷移時間の不足によって駆動制御素子17の制御電圧を完全に初期化できないような状況になりにくく、駆動制御素子17の特性補正期間を十分に確保することができる。従って、配線容量が増大した場合でも駆動制御素子17のスレッシュホールド電圧Vthに依存した表示ムラを確実に防止できる。

【0024】図4は本発明の第2実施形態に係る有機EL表示装置の構成を示す。この有機EL表示装置はリセット信号Vrst並びにリセット制御信号RC1およびRC2用の配線を複数行の表示画素PXについて共通化したことを除いて図1に示す有機EL表示装置と同様である。このため、同様部分を同一参照符号で表しその説明を省略する。

【0025】具体的には、図4に示すようにリセット信号Vrst並びにリセット制御信号RC1およびRC2が奇数および偶数行の表示画素PX間において走査線11と平行するようにそれぞれ配置される配線を介して供給される。この場合、リセット信号Vrstおよびリセット制御信号RC1およびRC2を供給するために必要とされる配線領域を低減することができるため、表示装置の大型化および高精細化が容易になる。

【0026】図5は本発明の第3実施形態に係る有機EL表示装置の構成を示す。この有機EL表示装置はリセット信号用配線RSを簡略化したことを除いて図1に示す有機EL表示装置と同様である。このため、同様部分を同一参照符号で表しその説明を省略する。

【0027】具体的には、図5に示すようにリセットスイッチSW3のソースがリセット信号用配線RSを介して電源配線VELに接続され、この配線RSからの電源電圧VELをリセット信号Vrstとして取込む。この構成は映像信号Vsigの最大値が電源電圧VELにほぼ等しい必要があるが、リセット信号用配線RSのための配線領域を低減することが可能である。

【0028】図6は本発明の第4実施形態に係る有機EL表示装置の構成を示す。この有機EL表示装置は、複数のリセット信号用配線RSが図6に示すように各信号

線12に平行に配置されることを除いて図1に示す有機EL表示装置と同様である。このため、同様部分を同一参照符号で表しその説明を省略する。

【0029】具体的には、複数のリセットスイッチSW3が複数の表示画素PXの列方向に平行に配置される複数のリセット信号用配線RSを介してリセット信号端子RESETに接続される。このような構成では、補正動作時におけるリセット信号Vrstの供給に複数本のリセット信号用配線RSを用いることができ、リセット信号Vrstの供給を一リセット配線に集中することなく、その配線数分で分割することができる。そして、リセット信号用配線内での電圧降下の発生を抑制することができる。詳しく説明すると、これらリセット信号用配線RSによる電圧降下をリセット信号線数分で分割でき、この電圧降下に依存して1行分の表示画素PX間で発生するクロストークを図1に示す有機EL表示装置の場合よりも改善して均一な画像を表示画面に表示させることができる。

【0030】図7は本発明の第5実施形態に係る有機EL表示装置の構成を示す。この有機EL表示装置は、複数のリセット信号用配線RSが図7に示すように格子状に配置されることを除いて図1に示す有機EL表示装置と同様である。このため、同様部分を同一参照符号で表しその説明を省略する。

【0031】具体的には、複数のリセットスイッチSW3が複数の表示画素PXの行および列に沿って配置され交差位置において互いに接続される複数のリセット信号用配線RSを介してリセット信号端子RESETに接続される。このような構成では、第4実施形態と同様の効果に加え、リセット信号Vrst供給を表示面内に格子状に配置した配線により行うので、電圧降下を最小に抑えることができる。そのため、これらリセット信号用配線RS間で生じる電圧降下のバラツキが一層低減され、また電圧降下が発生したとしても、クロストークとして視認されるのを抑制でき、さらに均一な画像を表示画面に表示させることができる。

【0032】以上説明したように、表示画素への映像信号供給とリセット信号供給をそれぞれ独立した別の配線で行うことにより、例えば大型化による負荷増大、あるいは高精細化による水平走査期間の短縮に際しても、十分な補正期間を確保することが可能となる。また、さらに同時に補正動作を行う複数の表示画素に複数本の配線からリセット信号を供給することで電圧降下を抑制でき、画面の均一表示が可能となる。

【0033】尚、本発明は上述の実施形態に限定されず、その要旨を逸脱しない範囲で様々な変形可能である。

【0034】例えばリセットスイッチSW3はPチャネル薄膜トランジスタで構成されたが、例えばNチャネル薄膜トランジスタ、あるいはトランスファゲート等のス

イッチ素子に変更し、リセット制御信号 RC2 とは逆極性のリセット制御信号によりこのスイッチ素子を制御することもできる。

【0035】また、リセット信号用配線 RS は各実施形態において 2 行の表示画素 PX 毎に設けられたが 3 行以上の表示画素 PX に対して 1 本の割合で設けられてもよく、所望の期間発光されるよう適宜設定される。

【0036】また、上述の実施形態では、第 2 スイッチ SW2 およびリセットスイッチ SW3 は共通のリセット制御信号 RC2 で制御する場合について説明したが、それぞれ別出力のリセット制御信号を用いて制御してもよい。このように制御することにより、さらに動作を安定させ、表示品位を向上させることが可能となる。

【0037】また、上述の実施形態では、映像信号のデジタル-アナログ変換をガラス基板上に形成された信号線駆動回路にて行う場合について説明したが、このアナログ変換をガラス基板外部で行い、信号線駆動回路はアナログ映像信号を時分割で対応する信号線に供給するものであってもよい。

【0038】さらに、上述の実施形態で有機 EL 素子 16 が用いられたが、本発明はこれに限定されず自己発光可能な様々な発光素子にも適用できる。

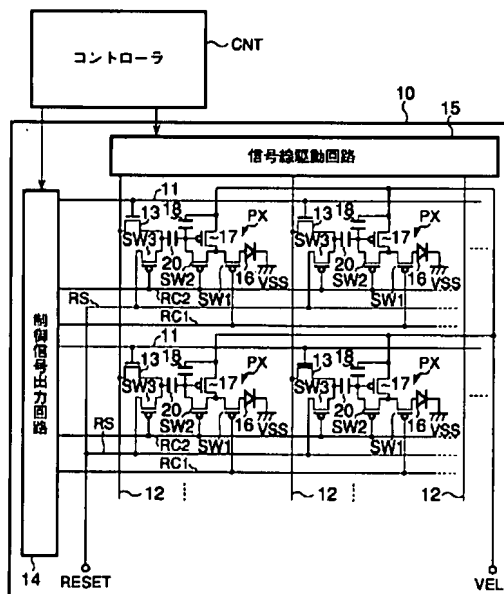
【0039】

【発明の効果】本発明によれば、表示ムラを確実に防止できる表示装置を提供することができる。

【図面の簡単な説明】

【図 1】本発明の一実施形態に係る有機 EL 表示装置の構成を示す回路図である。

【図 1】



【図 2】図 1 に示す表示画素の等価回路を示す図である。

【図 3】図 2 に示す表示画素の動作を説明するための図である。

【図 4】本発明の第 2 実施形態に係る有機 EL 表示装置の構成を示す回路図である。

【図 5】本発明の第 3 実施形態に係る有機 EL 表示装置の構成を示す回路図である。

【図 6】本発明の第 4 実施形態に係る有機 EL 表示装置の構成を示す回路図である。

【図 7】本発明の第 5 実施形態に係る有機 EL 表示装置の構成を示す回路図である。

【符号の説明】

13…画素スイッチ

14…制御信号出力回路

15…信号線駆動回路

16…有機 EL 素子

17…駆動制御素子

18…キャパシタ

20 SW1…第 1 スイッチ

SW2…第 2 スイッチ

SW3…リセットスイッチ

CNT…コントローラ

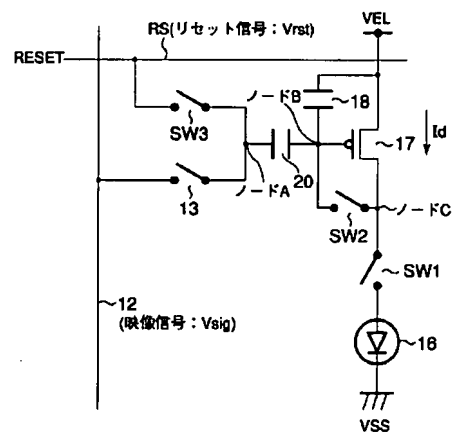
PX…表示画素

RS…リセット信号用配線

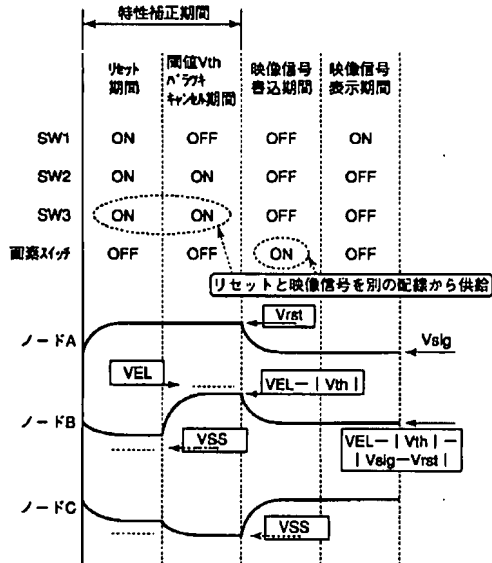
VEL, VSS…電源端子

RESET…リセット信号端子

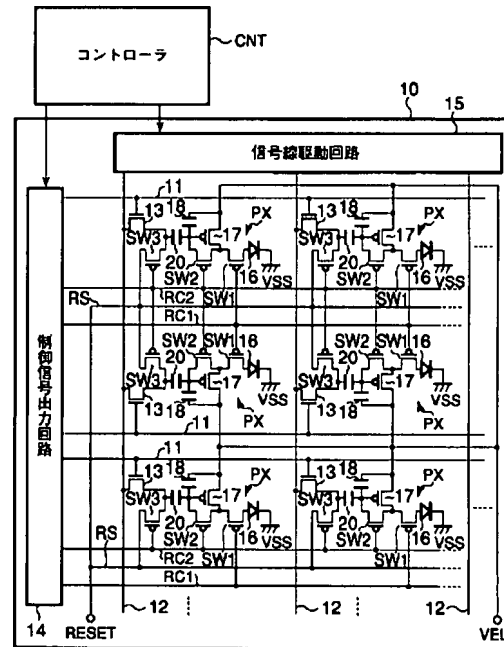
【図 2】



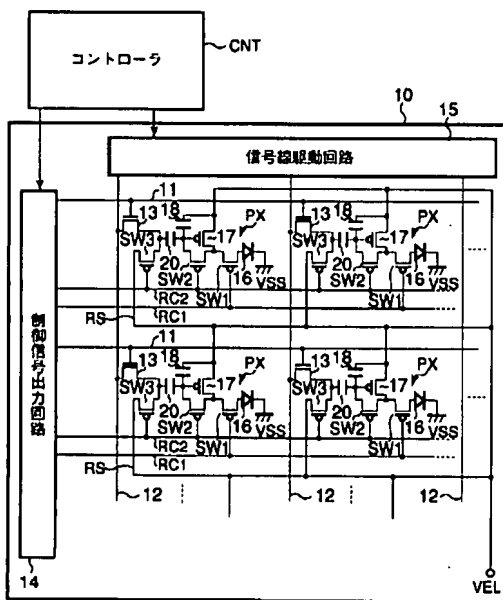
【図3】



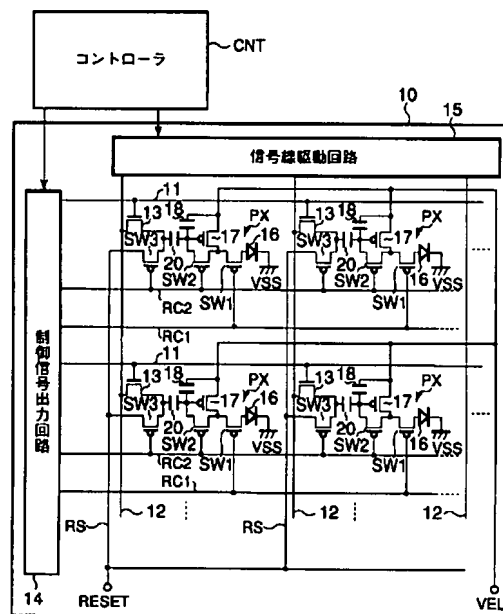
【図4】



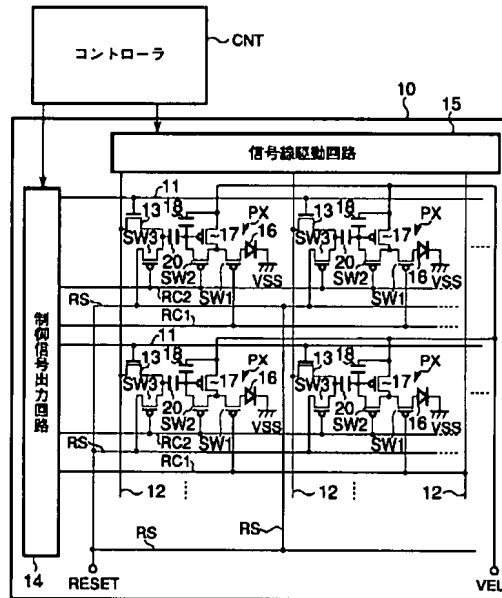
【図5】



【図6】



【図7】



フロントページの続き

(51) Int. Cl. ⁷

G 0 9 G 3/20

H 0 5 B 33/14

識別記号

6 4 2

F I

G 0 9 G 3/20

H 0 5 B 33/14

テーマコード (参考)

6 4 2 A

A